



UNIVERSIDAD COMPLUTENSE MADRID

Proyecto de Innovación

Convocatoria 2019/2020

Nº de proyecto: 209

Título del proyecto:

**Tecnología paRa docenciA eN eScenarios de discapacidad basada en
inteligencia artiFicial en tiempo-Real: Interprete de Signos
Multicanal (TRANSFORM)**

Nombre del responsable del proyecto: Guillermo Botella Juan

Centro: Facultad de Informática

Departamento: Arquitectura de Computadores y Automática

1. Objetivos propuestos en la presentación del proyecto

La accesibilidad universal se define como la condición que deben cumplir los entornos, procesos, bienes, productos y servicios, así como los objetos o instrumentos, herramientas y dispositivos, para ser comprensibles, utilizables y practicables por todas las personas en condiciones de seguridad y comodidad y de la forma más autónoma y natural posible. La sociedad está cada vez más concienciada y se han elaborado medidas concretas para articular esta necesidad, sin embargo, existe todavía controversia entre lo que debe ser accesible, y se requiere de forma práctica un compromiso entre eficiencia y calidad. Cuando se menciona el concepto accesible, es imposible referirse a un determinado conjunto características específicas.

Existen muchas características que intervienen alrededor de este concepto y cada una de ellas puede tener sus propias connotaciones. En el ámbito TIC ocurre lo mismo con este concepto, existen muchos recursos que pueden y casi siempre deberían llevar implícito la "accesibilidad". Como problema en estudio actualmente tenemos la dificultad de analizar de forma certera si un recurso es o no accesible, y hasta ahora las iniciativas se han basado en el seguimiento de una serie de guías de recomendación para que se cumpla un porcentaje lo más elevado posible. Este proyecto se plantea como la continuación del proyecto 315 en la convocatoria Innova Docentia 2017-2018. Teniendo en cuenta esta circunstancia que motiva e impulsa el presente proyecto, podemos exponer los objetivos planteados en el mismo:

- I) Continuar la preparación del marco de trabajo de desarrollo rápido de código VHDL sobre FPGAs de Altera a partir de código Matlab y del entorno gráfico Simulink realizado en el proyecto útil y ACCESIBLE para diseño rápido de aplicaciones en asignaturas de ciencia y tecnología.
- II) Aplicar el propio entorno semiautomático dentro de asignaturas específicas de diseño hardware como Sistemas Empotrados Distribuidos, analizando el compromiso de la curva de aprendizaje frente a la optimalidad de la solución y comparándola para estas asignaturas frente a técnicas tradicionales.
- III) Adaptación de material inclusivo para usar como caso de estudio inmediato asignaturas relacionadas en el Máster de Secundaria (especialidad en Informática y Tecnología) por cercanía de contenidos y afinidad técnica.
- IV) Diseñar un prototipo final basado en técnicas de visión artificial y clúster de aceleradores de redes neuronales en su etapa de inferencia con dispositivos NCS2 (Intel Neural Stick). Probar el prototipo en escenarios reales. Evaluar métricas de performance.
- V) Continuar la generación de estadísticas y análisis útiles a la UCM (Vicerrectorado de Tecnologías de la Información, Vicerrectorado de Calidad) respecto al sistema propuesto que usa la licencia CAMPUS de MATLAB y puede ayudar a la toma de decisiones estratégicas de herramientas a incorporar. Generación de estadísticas a la Oficina para la Inclusión de Personas con Diversidad de la UCM.
- Evaluación de la accesibilidad (Usuarios reales por la Oficina de la accesibilidad).
- VI)- Continuar la generación de alguna publicación de carácter educativo basada en el sistema interdisciplinar propuesto.

2. Objetivos alcanzados

Los objetivos alcanzados en el proyecto han sido:

- I) Continuar la preparación del framework de desarrollo rápido de código VHDL sobre FPGAs de Altera a partir de código Matlab y del entorno gráfico Simulink (Parcialmente Completado).
- II) Aplicar el propio entorno semiautomático dentro de asignaturas específicas de diseño hardware como Sistemas Empotrados Distribuidos, analizando el compromiso de la curva de aprendizaje frente a la optimalidad de la solución y comparándola para estas asignaturas frente a técnicas tradicionales. (Completado y ampliado).
- III) Adaptación de material inclusivo para usar como caso de estudio inmediato asignaturas relacionadas en el Máster de Secundaria (Especialidad en Informática y Tecnología) por cercanía de contenidos y afinidad técnica. (Completado).
- IV) Generación de estadísticas y análisis útiles a la UCM (Vicerrectorado de Tecnologías de la Información, Vicerrectorado de Calidad) respecto al sistema propuesto y puede ayudar a la toma de decisiones estratégicas de herramientas a incorporar. (Parcialmente completado).
- V) Diseñar un prototipo final basado en técnicas de visión artificial y clúster de aceleradores de redes neuronales en su etapa de inferencia con dispositivos NCS2 (Intel Neural Stick). Probar el prototipo en escenarios reales. Evaluar métricas de despliegue escalabilidad, consumo de potencia.
- VI) Generación de alguna publicación de carácter educativo basada en el sistema interdisciplinar propuesto. (Parcialmente Completado). La publicación está en revisión menor en la revista "Computers and Electrical Engineering" situada en el Q2 de JCR de 2019 (información a 15/07/2020)..

Por último y no menos importante, hay que reseñar que las excepcionales circunstancias debido al COVID-19 en el presente curso académico 2019-2020 han imposibilitado la consecución de los objetivos con la profundidad que nos hubiera gustado. A modo de ejemplo se puede reseñar que se ha realizado un clúster de NCs basado en sistema de bajo coste y consumo, pero se ha probado sobre detección de rostros en bases de datos estáticas. No se ha dispuesto de un entorno real con voluntarios para ello y signos.

Los objetivos completados se pueden describir ver en los siguientes TFM's dirigidos, tutorizados y avalados por el responsable del Proyecto de Innovación [1-3]. Existe un trabajo fin de máster que opta a MH y representa buena parte del objetivo V. Relativo a la generación de alguna publicación cabe reseñar que se han derivado varias publicaciones que mostramos en esta memoria [4-6], no obstante, se está trabajando en alguna publicación específicamente de signos, por ello figura el objetivo V parcialmente completado.

3. Metodología empleada en el proyecto

La metodología a seguir desarrollando durante el desarrollo de este Proyecto de Innovación Docente ha sido:

(I) Selección de nuevos dispositivos de desarrollo:

- Intel Movidius NCS2 (explicada en apartados anteriores), Hubs, conectores, y pruebas con el entorno OpenVINO de Intel.
- Placas de Altera de bajo coste, bajo consumo por facilidad, compatibilidad con el entorno de Mathworks (que ha manifestado su alto interés en el proyecto) y usabilidad.

(II) Estudio para la selección de componentes necesarios en el diseño del sistema.

A la hora de construir el nuevo entorno es crítico seleccionar las toolboxes adecuadas para la compilación y depuración de los proyectos. Además de HDL Coder, HDL Verifier, se analizarán Image Processing Toolbox, Signal Processing Toolbox, Fixed Point toolbox, Statistics and Machine Learning Toolbox.

(III) Diseño e implementación del sistema completo.

En esta etapa del proyecto enfatizaremos en la construcción de un sistema basado en arquitecturas de bajo coste, (Odroid o Raspberry Pi 3 B+) y varios dispositivos MOVIDIUS NCS (Neural Compute Stick) del fabricante INTEL (Movidius, 2018) que nos permita realizar la identificación de caras requeridas dentro de un conjunto de prueba.

(IV) Desarrollo de prácticas avanzadas en entorno educativo.

(V) Preparación de guías de usuario inclusivas para configurar los proyectos en el entorno desarrollado teniendo en cuenta los diferentes escenarios.

- Creación de documentos accesibles (doc, pdfs, google docs, etc...), procesando características como: Estructura, Tabla, estilo, Texto, fuentes, Imágenes, análisis de contraste, listas, columnas, tablas, hipervínculos, etc...
- Creación de contenidos accesibles Multimedia (trabajo con ficheros y subtítulos, transcripción y sincronización, etc...)

(VI) Desarrollo de un artículo de índole educativa basado en las experiencias del alumnado utilizando el entorno propuesto.

4. Recursos humanos

Tal y como se ha puesto de manifiesto en la descripción del presente proyecto docente, este proyecto de 14 participantes (8 PDIs UCM, 1 PAS UCM, 4 Estudiante postgrado UCM, 1 persona externa de Mathworks) se ha diseñado de forma interdepartamental con 3 departamentos (Departamento de Arquitectura de Computadores y Automática, Departamento de Óptica, Departamento de Física Atómica, Molecular y Nuclear) y una empresa (Mathworks) e interfacultativa con 3 facultades (Facultad de Informática, Facultad de Óptica y Optometría, Facultad de CC. Físicas) para transferir las innovaciones estimadas en el proyecto a otros contextos de aplicación como investigación, docencia específica de doctorado, e incluso feedback a la empresa Mathworks.

5. Desarrollo de las actividades

El desarrollo de las actividades ha consistido en:

- (I) Por un un lado preparar un framework de desarrollo rápido de código VHDL sobre FPGAs de Altera a partir de código Matlab y del entorno gráfico Simulink útil para diseño rápido de aplicaciones en asignaturas de ciencia y tecnología. Estas actividades vienen apoyadas con las figuras (1-4).

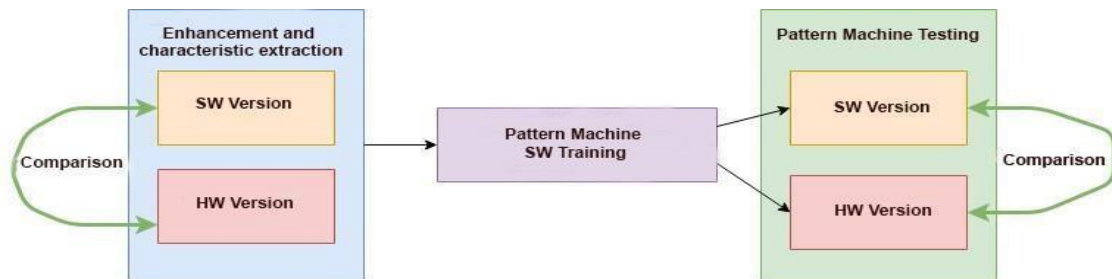


Figura 1: Esquema del resumen del proyecto. Fuente [5].

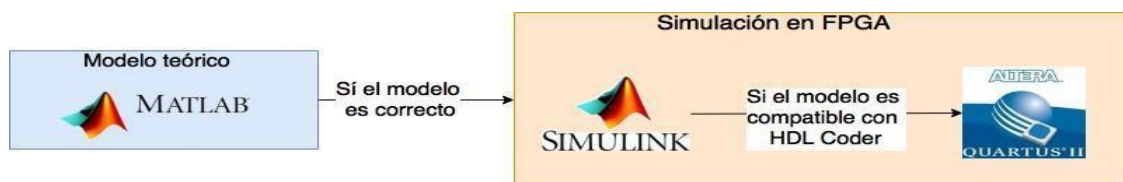


Figura 2: Flujo seguido durante el Proyecto. Fuente [5].

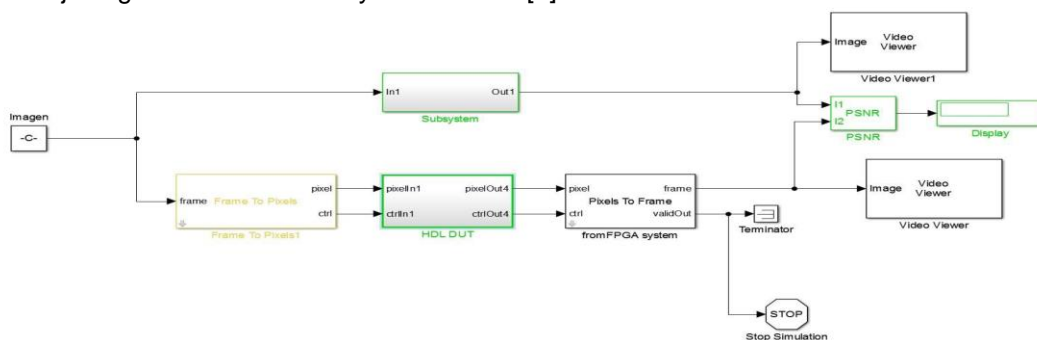


Figura 3: Esquema Simulink - Esquema abstracto de Simulink aplicado a todas las fases de procesamiento de imágenes.

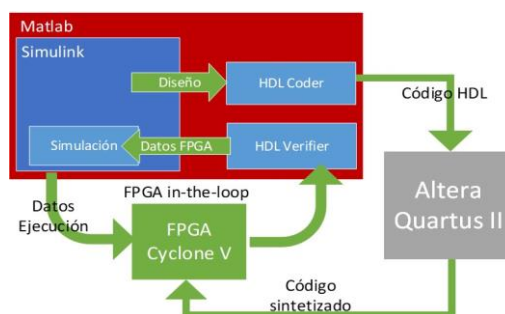


Figura 4: Esquema de diseño/implementación basado en "Hardware in The Loop". Fuente [6].

Hemos usado el paradigma de diseño (*Hardware in the Loop*), ver Figura 4, basada en la conexión de hardware externo con un equipo trabajando en tiempo real que simula el sistema a reproducir, este planteamiento tiene varias ventajas:

Para conseguir el objetivo VI de la presente memoria se ha construido clúster basado en Tensor Flow, y dispositivos tipo NCS/NCS2 (Intel Movidius) que aceleren etapa de inferencia en sistemas basados en redes neuronales específicas para ayuda en la toma de decisiones en entornos de discapacidad usando sistemas de reconocimientos de patrones y estimación de movimiento [7-10] en dispositivos heterogéneos [11]. Se puede apreciar el esquema completo y evaluaciones llevada a cabo. Figuras 5-7. Como se ha comentado anteriormente, el desarrollo de este proyecto ha dado lugar a una publicación que está bajo revisión y no se pueden dar detalles en esta memoria de la evaluación del prototipo.

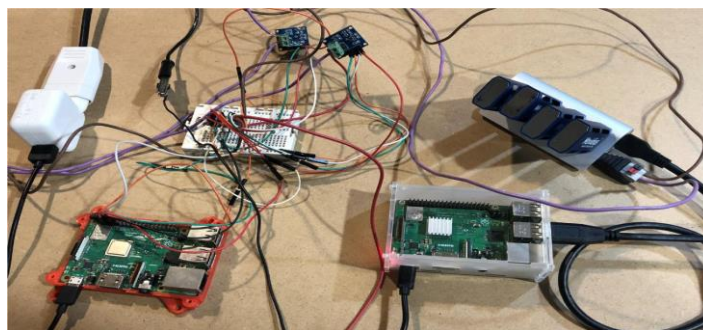


Figura 5: Esquema de diseño/implementación de Clúster de Movidius. Fuente [7].

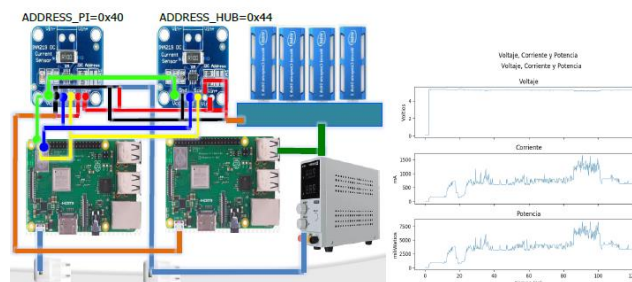


Figura 6: Esquema de diseño/implementación de Clúster de Movidius. Elaboración Propia.



Figura 7: (Izquierda) Esquema de diseño/implementación de arquitectura software. (Derecha) Distribución de las imágenes sobre los NCS2 y los SHAVE del MYRIAD Fuente: [7].

Seguimos desarrollando la herramienta funcional con característica de intérprete de signos para poder aplicarla a las asignaturas anteriormente mencionadas.

- a) Desde el punto de vista docente, es posible enseñar a los estudiantes las ventajas del modelado previo de sistemas complejos para sus diferentes áreas de conocimiento, sin renunciar a tiempos de ejecución razonables (teniendo en cuenta la ventana temporal de turno de prácticas) gracias a la ejecución hardware.
- b) Es posible explorar estados o situaciones muy extremas en el contexto de nuestra práctica si dañar la misma. La accesibilidad se modela como una de estas situaciones no usuales.
- c) Reduce el coste de desarrollo y verificación, se evitan las averías de un sistema real.
- d) Para los estudiantes TICs de diseño hardware, ilustra la generación de hardware a través de herramientas automáticas estableciendo una comparación respecto al compromiso de curvas de aprendizaje y eficiencia para otros paradigmas de diseño.
- e) En general, siguiendo el acrónimo del proyecto (TRANSFORM), este proyecto docente acerca el uso del hardware específico a colectivos con discapacidad visual, pero también a colectivos científico-técnicos no especialistas sin dejar de ofrecer a especialistas TICs desarrollo rápido de aplicaciones para establecer sinergias con personal docente de otras disciplinas.
- f) La UCM, se verá beneficiada en el sentido de que dispondrá de un proyecto piloto que evalúe este tipo de técnicas y su adecuación paulatina a las diferentes asignaturas de ciencia y tecnología con características de accesibilidad notorias. El tiempo ahorrado en la ejecución de las prácticas se puede emplear en el desarrollo de prácticas más complejas o exploración de laboratorios virtuales gracias al hardware reconfigurable que puede estar localizado externamente.
- g) Se sigue trabajando en el clúster de las figuras 5-7 para diseñar un sistema adaptable y útil en entornos de discapacidad. Debido al escenario Covid-19 se ha tenido que cambiar de entorno y se ha entrenado el sistema para detección y reconocimiento facial. Se ha conseguido detección de caras con bajo coste y consumo escalable y adaptable en tiempo real. Se ha plasmado en un artículo en revisión. Cuando el artículo se acepte se liberará el código totalmente funcional.

Bibliografía:

Trabajos Fin de Máster que han sido elaborados parcialmente con material de este proyecto de Innovación docente y bibliografía usada en la redacción de esta memoria que ha sido publicada resultado del mencionado proyecto :

- [1] Creación de un clúster de computación científica basado en FPGAs de bajo coste y consumo
https://eprints.ucm.es/43993/1/TFM_Memoria_HernandezGarciaMariano.pdf
- [2] Generación de código mediante HDL Coder para procesamiento y clasificación de imágenes biomédicas. <https://eprints.ucm.es/43992/>
- [3] Clasificador completo de células sanguíneas mediante una FPGA de bajo coste, MATLAB y SIMULINK. <https://eprints.ucm.es/43991/>
- [4] M. Hernández, AAD Barrio, G. Botella “Cluster de computación científica de bajo coste y consumo” Enseñanza y Aprendizaje de Ingeniería de Computadores. UGR. <http://digibug.ugr.es/handle/10481/15146> (publicación aceptada)
- [5] D. Fariña, G. Botella, A.A.D. Barrio. A DCT and neural network-based system to obtain the characteristics of biological images. Proceedings of the summer simulation multi-conference, Society for Computer Simulation International (2017), p. 26
- [6] H Fabregat, AAD Barrio, G Botella Simulation and implementation of a low-cost platform to improve the quality of biological images. Proceedings of the summer simulation multi-conference, Society for Computer Simulation International (2017)
- [7] J. Mas “Aceleración de la fase de inferencia en redes neuronales profundas con dispositivos de bajo coste y consumo. Trabajo fin de Máster (Calificación, SB en Junio 2020 opta a MH y defensa de nuevo en Septiembre, 2020). <https://eprints.ucm.es/59214/>

Bibliografía en las que están basada los esquemas de procesamiento de patrones y estimación de movimiento en varios dispositivos:

- [8] Botella, G., Ros, E., Rodríguez, M., García, A., & Romero, S. (2006, May). Pre-processor for bioinspired optical flow models: a customizable hardware implementation. In MELECON 2006-2006 IEEE Mediterranean Electrotechnical Conference (pp. 93-96). IEEE.
- [9] Olmos, A. M., Botella, G., Castillo, E., Morales, D. P., Banqueri, J., & García, A. (2012). A reconstruction method for electrical capacitance tomography based on image fusion techniques. *Digital Signal Processing*, 6(22), 885-893.
- [10] Garcia, C., Botella, G., Ayuso, F., Prieto, M., & Tirado, F. (2013). Multi-GPU based on multicriteria optimization for motion estimation system. *EURASIP Journal on Advances in Signal Processing*, 2013(1), 23.
- [11] Fernández, D. G., Del Barrio, A. A., Botella, G., & García, C. (2018). Fast and effective CU size decision based on spatial and temporal homogeneity detection. *Multimedia Tools and Applications*, 77(5), 5907-5927.
- [12] Poljicak, A., Botella, G., Garcia, C., Kedmenec, L., & Prieto-Matias, M. (2018). Portable real-time DCT-based steganography using OpenCL. *Journal of Real-Time Image Processing*, 14(1), 87-99.